

FPGA-Tabanlı Yapay Sinir Ağı Uygulamaları İçin Yüksek Hızlı TanSig Aktivasyon Fonksiyonunun Gerçeklenmesi

Implementation of High Speed TanSig Activation Function for FPGA Based Artificial Neural Network Applications

İsmail Koyuncu

Dept. of Electronics and Automation, Duzce University
Duzce, Turkey
ismailkoyuncu@duzce.edu.tr

Murat Tuna

Dept. of Electrical Technology, Kırklareli University
Kırklareli, Turkey
Murat.tuna@klu.edu.tr

Özetçe—Son yıllarda Yapay Sinir Ağları (YSA) otomotiv sektöründen savunma sanayiine ve bankacılıktan mühendisliğe kadar birçok alanda kullanılmaktadır. YSA'nda kullanılan transfer/aktivasyon fonksiyonları doğrusal ve doğrusal olmayan aktivasyon fonksiyonları olmak üzere iki bölüme ayrılmaktadır. Doğrusal olmayan aktivasyon fonksiyonlarından birisi olan Tanjant Sigmoid (TanSig) aktivasyon fonksiyonunun üstel işlemler içermesinden dolayı donanımsal gerçeklemeleri oldukça zor olmaktadır. Bu nedenle literatürde TanSig aktivasyon fonksiyonunun donanımsal gerçeklemeleri için çeşitli yaklaşımlar sunulmuştur. Bu çalışmada, TanSig aktivasyon fonksiyonu, Kwan yaklaşımı ile FPGA çiplerinde kullanılmak üzere donanımsal olarak modellenmiştir. Tasarımda 32-bit IEEE-754-1985 kayan noktalı sayı formatı kullanılmış ve tasarım VHDL dili ile kodlanmıştır. Tasarlanan FPGA-tabanlı Kwan TanSig AF ünitesi Xilinx ISE 14.1 Project Navigator programı kullanılarak VIRTEX-6 FPGA çipi için Kwan TanSig AF ünitesi maksimum çalışma frekansı 397 MHz olarak elde edilmiştir. FPGA tabanlı Kwan TanSig AF ünitesi 1 s'de yaklaşık olarak 397 milyon sonuç üretebilmektedir. Sunulan bu çalışma ile Kwan TanSig aktivasyon fonksiyonunun FPGA-tabanlı gömülü YSA uygulamalarında kullanılabileceği gösterilmiştir. İleriki çalışmalarda, FPGA-tabanlı Kwan TanSig AF ünitesi kullanılarak YSA ile gömülü sistem uygulamaları gerçekleştirilebilir.

Index Terms—Yapay sinir ağları; FPGA; VHDL; IEEE 754-1985 standardı; TanSig aktivasyon fonksiyonu.

Abstract—In recent years, Artificial Neural Networks (ANNs) are used from automotive sector to defense industry and from engineering to banking in many areas. Transfer/activation functions used in ANNs are divided into two sections as linear and non-linear. Tangent Sigmoid (TanSig) activation function is one of nonlinear activation functions. Hardware implementation of TanSig activation function because this function includes

exponential operations is very difficult. Therefore, diverse approaches have been presented for hardware implementation of TanSig activation function. In this study, TanSig activation function has been modeled with Kwan approach as hardware on FPGA chips. In the design, 32-bit IEEE-754-1985 floating point number standard has been used and the design has been coded in VHDL. The maximum operation frequency of the designed FPGA-based Kwan TanSig AF unit is 397 MHz for VIRTEX-6 FPGA chip using Xilinx ISE 14.1 Project Navigator program. FPGA-based Kwan TanSig AF unit can produce approximately 397 million results in 1 second. In this study, Kwan TanSig activation function has been shown to be used in the FPGA-based embedded ANN applications. In the future studies, embedded system applications can be performed using FPGA-based Kwan TanSig activation function with ANNs.

Index Terms—Artificial Neural Networks, TanSig activation function, FPGA, VHDL, IEEE 754-1985 standard.

I. GİRİŞ

Son yıllarda Yapay Sinir Ağları (YSA (Artificial Neural Networks)) sınıflandırma [1], tıp [2], görüntü işleme [3], gömülü sistemler [4], optimizasyon [5], motor [6], kontrol [7], senkronizasyon [8], tahmin [9] otomotiv [10] gibi bir çok alanda kullanılmaktadır. YSA, yazılımsal ve donanımsal olmak üzere iki farklı platform kullanılarak gerçekleştirilebilmektedir. Yazılımsal olarak YSA, C++, Neuro Solutions, Genesis ve Matlab gibi bilgisayar yazılımları ile modellenebilmektedir. Donanımsal olarak ise Graphic Processing Unit (Grafik İşleme Ünitesi (GPU)) [11] Application Specific Integrated Circuits (Uygulamaya Özel Tümlü Devreler (ASIC) [12], digital microprocessor (sayısal mikroişlemci) [13], Digital Signal Processing (Sayısal Sinyal İşleme (Digital Signal Processing DSP) [14], ve Field Programmable Gate Array (Alan Programlanabilir Kapı Dizileri (FPGA) [15] gibi farklı

platformlar ile gerçekleştirilebilmektedir. FPGA çipleri tasarımcının ihtiyaç duyduğu mantıksal blok ve fonksiyonları gerçekleştirebilmesi amacı ile sahada programlayabileceği tümdevrelerdir. Giriş-Çıkış blokları, yapılandırılabilir mantıksal bloklar ve ara bağlantılar olmak üzere üç ana bileşenden oluşan FPGA çipleri tasarlanan sisteme göre pek çok defa programlanabilmektedir.

YSA, genel yapısı gereği paralel çalışan bir karakteristik özelliğe sahip olduğundan YSA-tabanlı uygulamaların gerçekleştirilebilmesi için kullanılacak donanımın paralel çalışabilen bir yapıda olması sistemin genel performansını önemli ölçüde arttırmaktadır. Bu yönü ile FPGA çiplerinin paralel işlem yapabilme kabiliyetlerinden dolayı yüksek sinyal işleme gücüne sahip ve yeniden defalarca programlanabilme özelliklerinden sayesinde FPGA-tabanlı YSA uygulamalarını öne çıkarmaktadır. Ayrıca da genel olarak FPGA çiplerinin ilk tasarım ve test maliyetleri de ASIC-tabanlı uygulamalara göre oldukça düşüktür. YSA, bulanık mantık (fuzzy logic) [16], sezgisel algoritmalar [17], uzman sistemler (expert systems) [18] gibi alt dallara ayrılan Yapay zeka (artificial intelligence) teknikleri içerisinde yer almaktadır. YSA, insan beyninin temel özelliklerinden olan öğrenme, sınıflandırma, genelleme ve ilişkilendirme gibi becerilerinden esinlenerek beynin matematiksel olarak modellenmesi ile geliştirilmiş bir yapay zekâ alanıdır. Son yıllarda YSA, tahmin, sınıflandırma, kümeleme, modelleme, fonksiyon uydurma, optimizasyon, veri filtreleme ve örüntü tanıma gibi pek çok alanda yaygın olarak kullanılmaktadır. YSA, ağı yapısına, öğrenme kuralına, öğrenme algoritmasına ve uygulamaya göre farklı sınıflara ayrılabilir. YSA ağı yapısına göre ileri (feed forward) ve geri beslemeli (back forward) olmak üzere iki kısma ayrılmaktadır. İleri beslemeli YSA için çok katmanlı (multilayer), radial temelli, PNN (Probabilistic Neural Network) ve LVQ (Learning Vector Quantization) ağı yapıları ve geri beslemeli YSA için Elman, SOM (Self-Organizing Map) ve Hopfield ağı yapıları örnek olarak verilebilir. Yapay bir sinir hücresi girişler (inputs), ağırlıklar (weights), toplam (s), aktivasyon/transfer fonksiyonu (AF) ve çıkış (outputs) bölümlerinden oluşmaktadır. Giriş birimleri dış dünyadan aldığı bilgileri sinir hücresine aktarmaktadır. Ağırlıklar bilginin saklandığı birimdir. Giriş değerleri ağırlıklar ile çarpılarak toplanmakta ve buradan da aktivasyon fonksiyonuna iletmektedir. YSA kullanılan çok sayıda aktivasyon fonksiyonu bulunmaktadır. Bu aktivasyon fonksiyonlarına poslin, tribas, purelin, hardlim, hardlims, satlin, satlins, tansig, logsig ve rasbas fonksiyonları örnek olarak verilebilir. YSA kullanılan aktivasyon fonksiyonlarından birisi olan Tanjant Sigmoid (TanSig) eksponansiyel işlemler içermektedir. Bu nedenle TanSig AF'nun donanımsal gerçeklemeleri oldukça zor olduğundan literatürde çeşitli yaklaşımlar geliştirilmiştir. Bu yaklaşımlardan birisi de Kwan tarafından sunulan TanSig AF yaklaşımıdır. Bu yaklaşım ile TanSig AF belli bir hata toleransı içerisinde donanımsal olarak daha kolay bir şekilde gerçekleştirilebilmektedir.

Bu çalışmada, ikinci bölümde TanSig aktivasyon fonksiyonu (AF) ve Kwan-tabanlı TanSig AF hakkında genel bilgiler verilmiştir. Üçüncü bölümde, FPGA üzerinde tasarımı

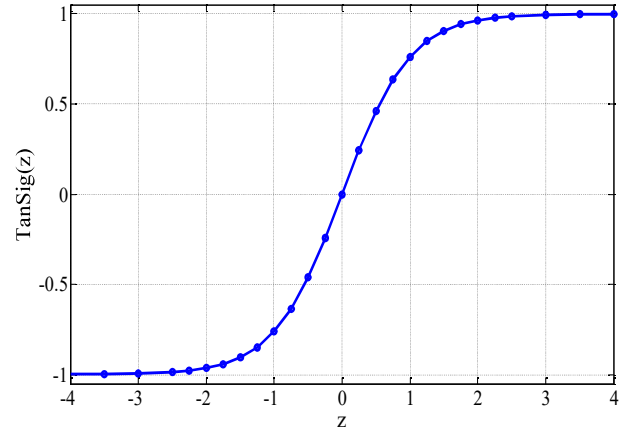
yapılan Kwan-tabanlı TanSig AF ünitesi tanıtılmıştır. Dördüncü bölümde, FPGA-tabanlı Kwan TanSig AF ünitesi veri seti kullanılarak test edilmiş ve test sonuçları sunulmuştur. Ayrıca FPGA-tabanlı Kwan TanSig AF ünitesi FPGA çip istatistikleri verilmiştir. Son bölümde ise çalışmadan elde edilen sonuçlar yorumlanmıştır.

II. KWAN TANSİG AKTİVASYON FONKSİYONU YAKLAŞIMI

YSA'nda kullanılan AF doğrusal ve doğrusal olmayan AF olmak üzere iki kısma ayrılabilir. Doğrusal olmayan AF'ndan birisi olan TanSig AF denklemleri Eşitlik (1)'de verilmektedir [15]. Burada $\forall z \in Q : -\infty < z < \infty$ olmak üzere TanSig AF giriş sinyalini ve $\forall G(z) \in Q : -1 < G(z) < 1$ olmak üzere TanSig AF çıkış sinyalini ifade etmektedir.

$$G(z) = \text{TanSig}(z) = \frac{2}{(1 + e^{(-2z)})} - 1 = \frac{e^{(2z)} - 1}{e^{(2z)} + 1} \quad (1)$$

Eşitlik (1) kullanılarak -4 ve +4 değerleri arasındaki veri seti ile nümerik olarak hesaplanan TanSig AF grafiği Şekil 1'de verilmiştir.



Şekil 1. TanSig aktivasyon fonksiyonu değişim grafiği.

Yapay sinir ağlarında kullanılan LogSig, RadBas ve Tansig gibi doğrusal olmayan aktivasyon fonksiyonlarının donanımsal olarak gerçekleştirilmesi oldukça zordur. Bu nedenle literatürde bu aktivasyon fonksiyonlarının gerçekleştirilmesi amacıyla çeşitli sayısal yakınsama yöntemleri sunulmuştur. Bu yöntemlerden birisi de YSA uygulamalarında kullanılmak üzere H. K. Kwan tarafından TanSig AF'nun modellenmesi için kullanılan Kwan TanSig AF yaklaşımıdır. Kwan-tabanlı TanSig AF yaklaşımı denklemleri Eşitlik (2) ve Eşitlik (3)'te verilmektedir [9]. Burada $L=2$ olmak üzere $\theta=1/L^2$ ve $\beta=2/L$ olmaktadır.

$$H(z) = \begin{cases} z(\beta - \theta z) & \text{ için } 0 \leq z \leq L \\ z(\beta + \theta z) & \text{ için } -L \leq z \leq 0 \end{cases} \quad (2)$$

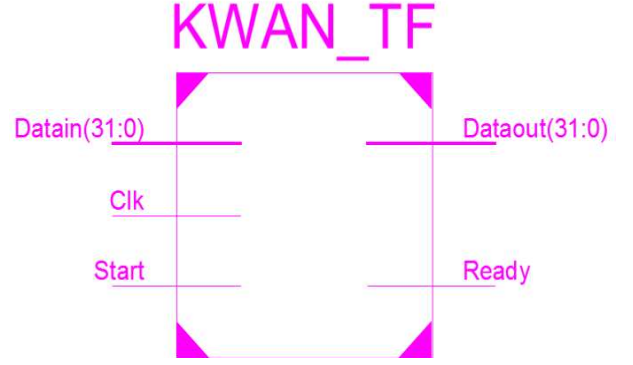
$$G(z) = \begin{cases} 1 & \text{için } L \leq z \\ z(\beta - \theta z) & \text{için } 0 \leq z \leq L \\ -1 & \text{için } z \leq -L \end{cases} \quad (3)$$

III. FPGA TABANLI KWAN TANSİG AKTİVASYON FONKSİYONU

Literatürde YSA'nda kullanılan doğrusal olmayan aktivasyon fonksiyonlarının donanımsal olara gerçekleştirilmesi amacıyla çeşitli yaklaşımlar sunulmuştur. Sunulan bu yaklaşımlardan birisi de donanımsal olarak gerçekleştirilmesi kolay olan Kwan TanSig AF yaklaşımıdır.

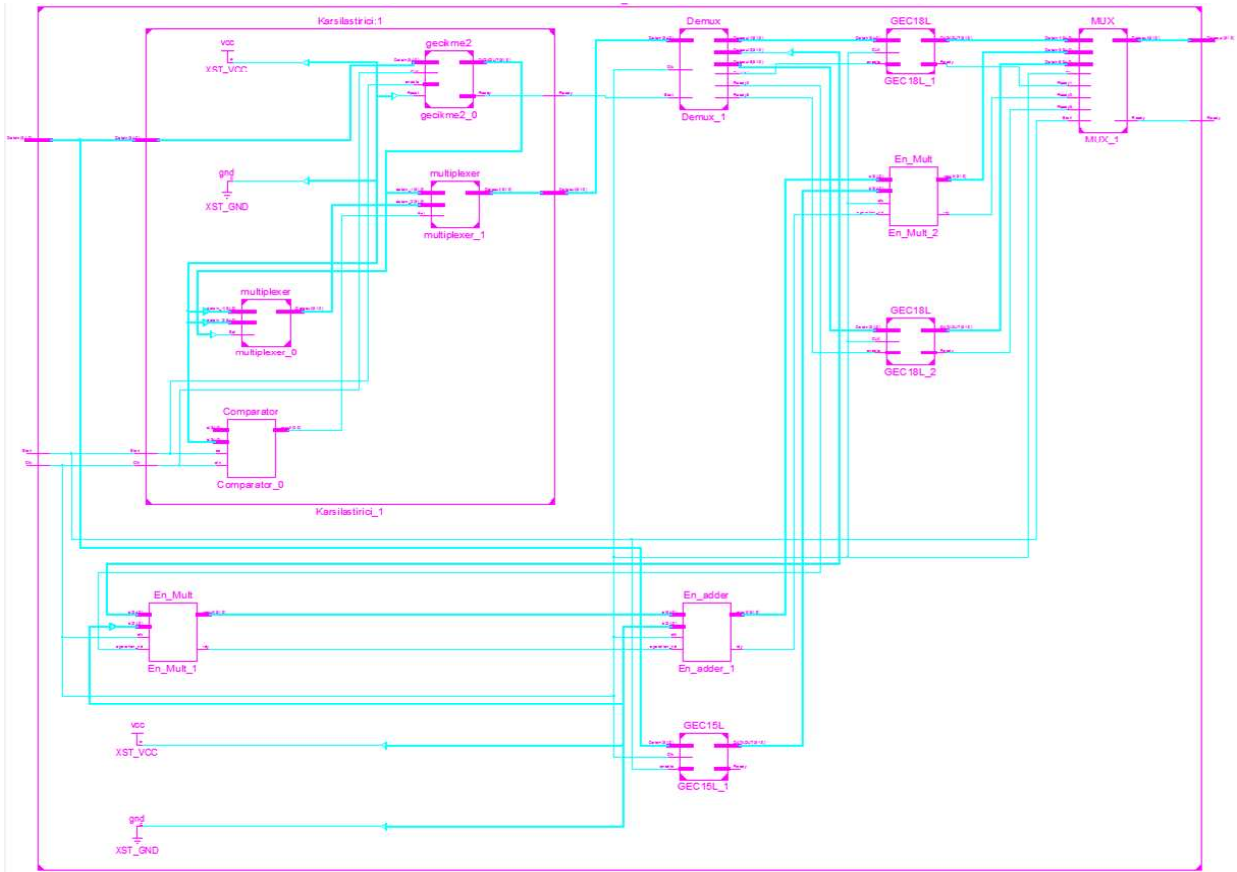
Bu çalışmada Kwan TanSig AF'nun FPGA tabanlı tasarımının yapılabilmesi 32-bit tek hassasiyetli IEEE 754-1985 kayan noktalı sayı standardı kullanılmıştır. FPGA üzerindeki tasarım VHDL dili kullanılarak kodlanmıştır. FPGA tabanlı Kwan TanSig AF tasarımı için Xilinx ISE Design Tools System kullanılmıştır. Ayrıca sunulan FPGA tabanlı Kwan TanSig AF tasarımında kullanılan 32-bit tek hassasiyetli IEEE 754-1985 kayan noktalı sayı standardındaki toplayıcı, karşılaştırıcı, bölücü v.b. modüller, Xilinx ISE Design Tools System Intellectual Property Core (IPC) Generator ile oluşturulmuştur. Şekil 2'de FPGA tabanlı Kwan TanSig AF tasarımı en üst seviye blok şeması verilmiştir. Tasarımın girişinde bulunan 32-bit IEEE 754-1985 kayan noktalı sayı standardına uygun *Datain*, FPGA tabanlı Kwan TanSig AF için giriş sinyalini, *Start* ise sistemin çalışmaya başlaması için ihtiyaç duyduğu sinyal, *Clk* ise sistemin saat darbesi sinyalini ifade etmektedir. Tasarlanan FPGA tabanlı Kwan TanSig AF ünitesinin *TanSig(z)* değerini taşıyan 32-bit IEEE 754-1985 kayan noktalı sayı standardına uygun *Dataout* çıkış sinyali ve

bu çıkış sinyalinin hazır olduğunu göstermek amacıyla kullanılan 1-bit *Ready* sinyali bulunmaktadır. FPGA tabanlı Kwan TanSig AF ünitesine *Clk* sinyali ve *Datain* veri giriş sinyali uygulandığı andan itibaren ünite 21 saat darbesi boyunca herhangi bir sonuç üretmeden çalışmaktadır. Bu durumda *Ready* sinyali değeri '0' olmaktadır. 21. saat darbesinde ise FPGA tabanlı Kwan TanSig AF ünitesi *Dataout* sinyali ilk sonucunu üretmektedir. Ünite ilk *Dataout* çıkış sinyalini ürettiğinde *Ready* sinyali '1' olmaktadır.



Şekil 2. FPGA-tabanlı Kwan AF blok şeması.

Şekil 3'te FPGA tabanlı Kwan TanSig AF tasarımı ikinci seviye blok şeması verilmiştir. Tasarımda karşılaştırma, demultiplexer, gecikme ve multiplexer birimleri kullanılmıştır.

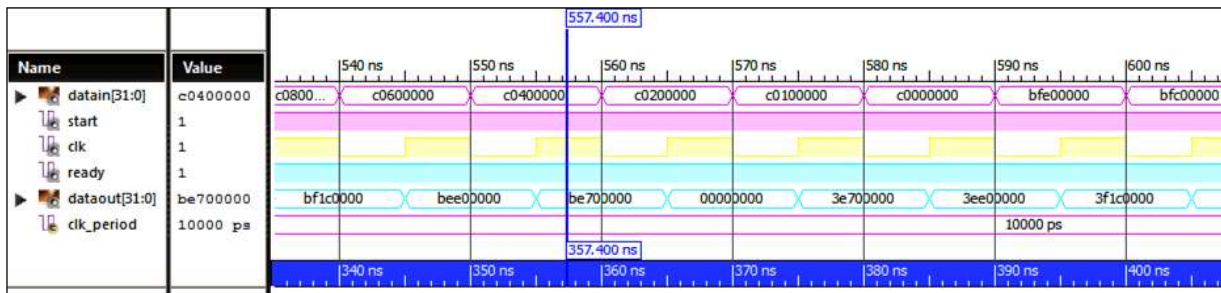


Şekil 3. FPGA-tabanlı Kwan AF ikinci seviye blok şeması.

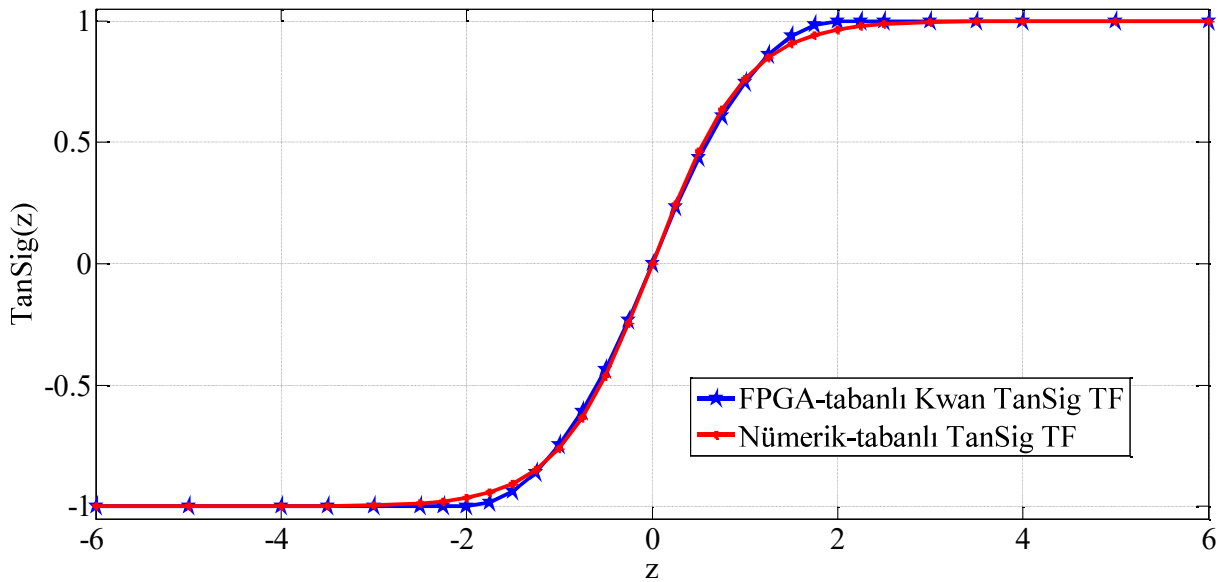
IV. FPGA TABANLI KWAN TANSİG AKTİVASYON FONKSİYONU TEST SONUÇLARI

Sunulan çalışmada, FPGA üzerinde tasarımı yapılan Kwan TanSig AF'unun örnek bir uygulamada test edilebilmesi amacıyla bir veri seti (-6.0, -5.0, -4.0, -3.5, -3.0, -2.5, -2.25, -2.0, -1.75, -1.5, -1.25, -1.0, -0.75, -0.5, -0.25, 0.0, 0.25, 0.5, 0.75, 1.0, 1.25, 1.5, 1.75, 2.0, 2.25, 2.5, 3.0, 3.5, 4.0, 5.0, 6.0) oluşturulmuştur. Oluşturulan veri seti değerleri 32-bit IEEE 754-1985 kayan noktalı sayı standardına dönüştürülmüştür. Ardından Xilinx ISE Design Tools System simülatörü kullanılarak VHDL dilinde oluşturulan testbench dosyasına veriler atanarak simülasyon çalıştırılmıştır.

Xilinx ISE Design Tools System kullanılarak tasarlanan FPGA-tabanlı Kwan TanSig AF ünitesinden elde edilen simülasyon sonuçları Şekil 4'te verilmiştir. FPGA-tabanlı Kwan AF ilk sonuçlarını 21 saat darbesi sonunda üretmektedir. Bu saat darbesinden sonra tasarlanan ünite her saat darbesinde sonuç üretmeye devam etmektedir. Örnek veri seti kullanılarak yapılan FPGA tabanlı Kwan TanSig AF uygulamasından elde edilen 32-bit tek hassasiyetli IEEE 754-1985 kayan noktalı sayı standardındaki değerler onluk (decimal) sayı sistemine dönüştürülmüştür. Uygulamadan elde edilen değerler ile nümerik TanSig AF değerleri grafiği Şekil 5'te sunulmuştur.



Şekil 4. FPGA-tabanlı Kwan TanSig AF Xilinx ISE DTS simülasyon sonuçları.



Şekil 5. FPGA-tabanlı Kwan TanSig AF Xilinx ISE DTS test sonuçları.

FPGA çip kaynak kullanımı istatistikleri, sentezleme sürecinin ardından Place&Route işlemi yapılarak Tablo 1’de sunulmuştur. Sunulan FPGA-tabanlı Kwan TanSig AF ünitesinin minimum saat darbesi periyodu 2.516 ns’dir. Tasarım generic olarak tasarlanmıştır. Tablo 1’deki çip

kullanım sonuçları Xilinx-VIRTEX-6 ailesi XC6VXC75T-3FF784 FPGA çipi için elde verilmiş olup VIRTEX-6 ailesinin daha büyük bir çipi ile uygulama yapılacak olursa çip kullanım oranları düşecektir. Ayrıca VIRTEX-7 ailesinden bir FPGA çipi seçilecek olursa tasarımın çalışma frekansı artacaktır.

Tablo I. FPGA-tabanlı Kwan AF kaynak kullanımı

FPGA Çipi	Slice Reg. Sayısı / %	LUTs Sayısı / %	Occupied Slices Sayısı / %	Bounded IOBs Sayısı / %	Maks. Çalışma Frekansı (MHz)
Virtex-6	1,580 / 1	1,736 / 3	530 / 4	67 / 18	397.456

V. SONUÇLAR

Bu çalışmada, YSA’nda çok kullanılan doğrusal olmayan aktivasyon fonksiyonlarından birisi olan TanSig aktivasyon fonksiyonu, literatürde sunulan Kwan yaklaşımı kullanılarak FPGA çiplerinde kullanılmak üzere donanımsal olarak modellenmiştir. Tasarımda 32-bit tek hassasiyetli IEEE-754-1985 kayan noktalı sayı formatı kullanılmış ve VHDL dili ile kodlanmıştır. Tasarlanan FPGA-tabanlı Kwan TanSig AF ünitesi Xilinx ISE 14.1 Project Navigator programı kullanılarak VIRTEX-6 FPGA çipi için sentezlenmiştir. Sentezleme işleminin ardından Place&Route işlemi yapılarak FPGA tabanlı Kwan TanSig AF ünitesi maksimum çalışma frekansı 397 MHz olarak elde edilmiştir. FPGA tabanlı Kwan TanSig AF ünitesi ilk sonucunu 21 saat darbesi sonucunda üretmektedir. Bu saat darbesinin ardından her saat darbesinde bir sonuç üretebilmektedir. Bu şekilde FPGA tabanlı Kwan TanSig AF ünitesi 1 s’de yaklaşık olarak 397 milyon sonuç üretebilmektedir. Sunulan bu çalışma ile Kwan-tabanlı TanSig aktivasyon fonksiyonunun FPGA-tabanlı gömülü YSA uygulamalarında kullanılabilirliği gösterilmiştir. İleriki çalışmalarda FPGA üzerinde çalışmak üzere tasarlanan Kwan-tabanlı TanSig AF ünitesi kullanılarak YSA ile gömülü sistem uygulamaları gerçekleştirilebilir.

KAYNAKLAR

- [1] J. Yang, P. Zhang, and Y. Liu, “Robustness of classification ability of spiking neural networks”, *Nonlinear Dynamics*, vol. 82(1), pp. 723–730, 2015.
- [2] D. Avcı, M. K. Leblebicioğlu, M. Poyraz, and E. Dogantekin, “A new method based on adaptive discrete wavelet entropy energy and neural network classifier (ADWEENN) for recognition of urine cells from microscopic images independent of rotation and scaling”, *Journal Medical Systems*, vol. 38(2), pp. 1–9, 2014.
- [3] V. Paukštaitis, and A. Dosinas, “Pulsed neural networks for image processing”, *International Journal of Electronics and Electrical Engineering*, vol. 7, pp. 15–20, 2009.
- [4] I. Koyuncu, “Design and Implementation of High Speed Artificial Neural Network Based Sprot 94 S System on FPGA”, *International Journal of Intelligent Systems and Applications in Engineering*, vol. 4(2), pp. 33–39, 2016.
- [5] C. J. Lin, and H. M. Tsai, “FPGA implementation of a wavelet neural network with particle swarm optimization learning”, *Mathematical and Computer Modelling*, vol. 47, pp. 982–996, 2008.
- [6] Q. N. Le, and J. W. Jeon, “Neural-Network-Based Low-Speed-Damping Controller for Stepper Motor With an FPGA”, *IEEE Transactions on Industrial Electronics*, vol. 57, pp. 9, 2010.
- [7] F. J. Lin, and Y. C. Hung, “FPGA-Based Elman Neural Network Control System for Linear Ultrasonic Motor”, *IEEE Transactions on*

- Ultrasonics, Ferroelectrics and Frequency Control, vol. 56(1), pp. 101–113, 2009.
- [8] H. Shen, J. Park, and Z. G. Wu, “Finite-time synchronization control for uncertain Markov jump neural networks with input constraints”, *Nonlinear Dynamics*, vol. 77(4), pp. 1709–1720, 2014.
- [9] S. Nath, S. D. Kotal, and P. K. Kundu, “Seasonal prediction of tropical cyclone activity over the north Indian Ocean using three artificial neural networks”, *Meteorology and Atmospheric Physics*, pp. 1–12, 2016.
- [10] R. Ahmed, M. El-Sayed, S. A. Gadsden, J. Tjong, and S. Habibi, “Automotive internal-combustion-engine fault detection and classification using artificial neural network techniques”, *IEEE Transactions on Vehicular Technology*, vol. 64(1), pp. 21–33, 2015.
- [11] Y. Wang, P. Tang, H. An, Z. Liu, K. Wang, and Y. Zhou, “Optimization and Analysis of Parallel Back Propagation Neural Network on GPU Using CUDA”, In *International Conference on Neural Information Processing*, pp. 156–163, 2015.
- [12] R. Rieger, and S. Deng, “Double-Differential Recording and AGC Using Microcontrolled Variable Gain ASIC”, *IEEE Transactions on Neural Systems and Rehabilitation Engineering*, vol. 99:1, 2012.
- [13] V. Lokazyuk, V. Cheshun, and V. Chornenkiy, “Testing of Microprocessor devices on the basis of artificial neural networks with changeable parameters”, *International Journal of Computing*, vol. 3, pp. 35–39, 2014.
- [14] N. Kim, M. Kehtarnavaz, B. Yeary, and S. Thornton, “DSP-Based Hierarchical Neural Network Modulation Signal Classification”, *IEEE Transactions on Neural Networks*, vol. 14:5, 2003.
- [15] İ. Şahin, and İ. Koyuncu, “Design and Implementation of Neural Networks Neurons with RadBas, LogSig, and TanSig Activation Functions on FPGA”, *Electronics and Electrical Engineering*, vol. 5:121, 2012.
- [16] M. Tuna, C. B. Fidan, S. Kocabey, and S. Görgülü, “Effective and reliable speed control of permanent magnet DC (PMDC) motor under variable loads”, *Journal of Electrical Engineering Technology*, vol. 10, pp. 2170–2178, 2015.
- [17] Z. Batık, S. Kaçar, Ü. Çavuşoğlu, A. Akgül, and A. Sevin, “A MATLAB and .NET based Windows Application for controller design using Genetic algorithm”, *Akademik Platform Mühendislik ve Fen Bilimleri Dergisi*, vol. 2, pp. 24–34, 2014.
- [18] J. A. Belloch, A. Gonzalez, A. M. Vidal, and M. Cobos, “On the performance of multi-GPU-based expert systems for acoustic localization involving massive microphone arrays”, *Expert Systems with Applications*, vol. 42(13), pp. 5607–5620, 2015.
- [19] H. K. Kwan, “Simple sigmoid-like activation function suitable for digital hardware implementation”, *Electronics Letters*, vol. 28(15), pp. 1379–1380, 1992.