

Gömülü Yapay Sinir Ağı Uygulamaları İçin FPGA Üzerinde Elliott-2 Tabanlı Tanjant Sigmoid Transfer Fonksiyonunun Gerçeklenmesi Implementation of Elliott-2 Based Tangent Sigmoid Transfer Function For Embedded Artificial Neural Network Applications on FPGA

İsmail Koyuncu¹, Murat Tuna²

¹Elektronik ve Otomasyon Bölümü, Düzce Üniversitesi, Düzce, Türkiye
ismailkoyuncu@duzce.edu.tr

²Elektrik Teknolojisi Bölümü, Kırklareli Üniversitesi, Kırklareli, Türkiye
murat.tuna@klu.edu.tr

Özetçe—Bu çalışmada, gömülü Yapay Sinir Ağı (YSA (Artificial Neural Network (ANN))) uygulamaları için FPGA üzerinde Elliott-2 Tanjant sigmoid transfer fonksiyonu yaklaşımı 32-bit IEEE 754 1985 kayan noktalı sayı standardında VHDL dili ile Xilinx ISE benzetim programı kullanılarak gerçekleştirilmiştir. Yapılan çalışmadan elde edilen FPGA çip istatistikleri ve performans analizleri sunulmuştur. Ayrıca sunulan FPGA üzerindeki Elliott-2-tabanlı Tanjant sigmoid transfer fonksiyonu ünitesi kullanılarak örnek bir YSA uygulaması gerçekleştirilmiştir. Çalışmada ileri beslemeli çok katmanlı (feed forward multilayer) YSA yapısı kullanılmış ve Elliott-2 tabanlı Tanjant sigmoid transfer fonksiyonu yapısı örnek YSA'na uygulanarak FPGA çip kaynak kullanımı istatistikleri sunulmuştur. Elliott-2 tabanlı Tanjant sigmoid transfer fonksiyonu ünitesi kullanılarak FPGA üzerinde tasarımı gerçekleştirilen YSA'nın maksimum çalışma frekansı yaklaşık olarak 362 MHz olarak elde edilmiştir. Yapılan tasarım pipeline olarak çalıştığından sunulan YSA yapısı, 1 s içerisinde yaklaşık olarak 3.94 milyon sonuç üretebilmektedir. İleride yapılacak çalışmalarla, sunulan FPGA-tabanlı Elliott-2 Tanjant sigmoid transfer fonksiyonu ünitesi kullanılarak farklı alanlarda gerçek zamanlı yüksek hızlı YSA uygulamaları gerçekleştirilebilir.

Anahtar Kelimeler — *Yapay sinir ağları; Tanjant Sigmoid Transfer Fonksiyonu; Elliott-2; FPGA.*

Abstract—In this study, Elliott-2 Tangent Sigmoid transfer function approach has been implemented for embedded Artificial Neural Network (ANN) using Xilinx ISE simulation program in 32-bit IEEE 754 1985 floating point number standard on FPGA. FPGA chip statistics and performance analyses obtained from this study have been

presented. In addition, a sample ANN application has been performed using Elliott-2-based Tangent Sigmoid transfer function unit on FPGA. In the study, feed forward multilayer the ANN structure has been used and resource utilization statistics of FPGA chip have been presented by applying Elliott-2-based Tangent Sigmoid transfer function structure to the sample ANN. The maximum operating frequency of ANN on FPGA was obtained as 362 MHz. The ANN structure working as pipeline can produce results approximately 3.94 million in 1 second. Real-time high speed ANN applications can be implemented using FPGA-based Elliott-2 Tangent Sigmoid transfer function unit in different areas for future studies.

Keywords — *Artificial Neural Networks; Tangent Sigmoid Transfer Function; Elliott-2; FPGA.*

I. GİRİŞ

Günümüzde Yapay Sinir Ağları (YSA (Artificial Neural Networks (ANN))) pek çok alanda yaygın bir şekilde kullanılmaktadır. Bu çalışma alanlarına tahmin [1], sınıflandırma [2], kontrol [3], optimizasyon [4], görüntü işleme [5], sinyal işleme [6] ve modelleme [7] gibi bir çok alan örnek olarak verilebilir. YSA'nda kullanılan transfer fonksiyonları genel olarak doğrusal ve doğrusal olmayan transfer fonksiyonları olmak üzere iki kısma ayrılmaktadır. Doğrusal olmayan transfer fonksiyonlarına radial tabanlı (Radial Basis (RadBas)), logaritmik sigmoid (Logarithmic Sigmoid) ve Tanjant Sigmoid (TanSig) (tangent sigmoid) gibi transfer fonksiyonları örnek olarak verilebilir. Doğrusal olmayan transfer fonksiyonları üstel işlemler içerdiğinden bu işlemlerin donanım tabanlı gerçeklemeleri diğer transfer fonksiyonlarına göre oldukça zor olmaktadır. Bu çalışmada

doğrusal olmayan transfer fonksiyonlarından biri olan TanSig Transfer Fonksiyonu (TSTF) literatürde sunulan Elliott-2 yaklaşımı kullanılarak Alan Programlanabilir Kapı Dizileri (Field Programmable Gate Array (FPGA)) üzerinde tasarlanmıştır. Tasarım 32-bit IEEE 754-1985 kayan noktalı sayı standardı kullanılarak Çok Yüksek Hızlı Tümlşik Devre Donanım Tanımlama Dili (Very High Speed Integrated Circuit (VHSIC) Hardware Description Language (VHDL) dilinde kodlanmıştır. Tasarımı yapılan transfer fonksiyonları Xilinx ISE Design Tools System 14.1 aracı kullanılarak Virtex-6 FPGA çipi için sentezlenmiş ve test edilmiştir. Ayrıca tasarımı yapılan FPGA tabanlı TSTF üniteleri örnek bir ileri beslemeli (feed forward) YSA kullanılarak test edilmiştir.

Bu çalışma da ikinci bölümde, Elliott-2 TanSig transfer fonksiyonu yaklaşımından kısaca bahsedilmiştir. Üçüncü Bölümde, FPGA-tabanlı Elliott-2 TanSig transfer fonksiyonu tasarımı sunulmuştur. Ayrıca tasarımlardan elde edilen FPGA çip kullanım istatistikleri verilmiştir. Dördüncü bölümde, tasarımı sunulan Elliott-2 TSTF yaklaşımı, FPGA tabanlı örnek bir YSA uygulamasında test edilmiştir. Son bölümde ise elde edilen sonuçlar için değerlendirmeler ve ileride yapılabilecek çalışmalar için öneriler sunulmuştur.

II. ELLIOTT-2 TANSİG TRANSFER FONKSİYONU YAKLAŞIMI

YSA'nda kullanılan transfer fonksiyonları genel olarak doğrusal ve doğrusal olmayan olmak üzere iki kısma ayrılmaktadır. Doğrusal olmayan transfer fonksiyonları içerisinde RadBas, LogSig ve TanSig transfer fonksiyonları üstel işlemler içerdiğinden bu işlemlerin donanım tabanlı gerçekleştirilmeleri oldukça zor olmaktadır. Bu amaçla literatürde üstel fonksiyonun gerçekleştirilebilmesi için Look Up Table (LUT), Taylor Serisi (TS) ve Elliott gibi çeşitli yöntemler sunulmuştur.

LUT-tabanlı yaklaşımda kullanılacak değer aralığı belirli ve az ise fonksiyonun sonuç değerleri e^u kaydedilmektedir. Fonksiyona gelen u giriş değerine göre e^u fonksiyonunun sonucu herhangi bir hesaplama işlemine gerek kalmadan çıkışa aktarılmaktadır. Bu yöntem oldukça hızlı sonuçlar üretmekle birlikte çok hassas sonuçların elde edilebilmesi için oldukça büyük bir donanımsal kaynak ihtiyacı gerektirmektedir. Bu nedenle LUT yaklaşımı

genellikle çok özel donanımsal uygulamalar için tercih edilmektedir [8].

Diğer bir e^u değeri hesaplama yaklaşımı ise TS açılımıdır. Taylor serisinin açılım derecesi arttıkça genellikle fonksiyonun yakınsaması da artmaktadır. Ancak donanımsal gerçekleştirme de işlem sayısının artması kullanılan çip kaynak kullanımının da artmasına neden olduğundan literatürde çok fazla tercih edilmemektedir [9].

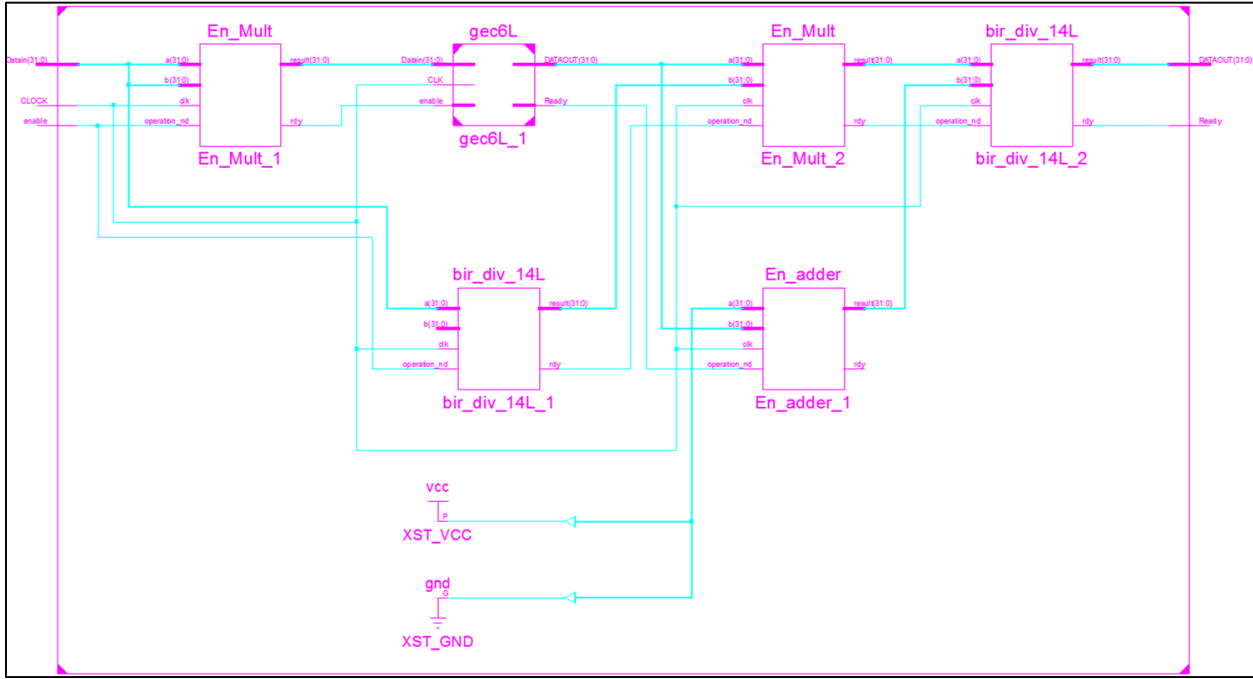
Bir diğer TSTF yaklaşımı ise D. L. Elliott tarafından 1993 yılında yapılmıştır [10]. Elliott-93 yaklaşımında TSTF'nun hesaplanması için çok fazla nümerik olarak işlem yapılmamakta ve e^u fonksiyonunun hesaplanmasına gerek duyulmamaktadır. Bu nedenle Elliott-93 yaklaşımı kolay olduğundan tercih edilebilir ancak çok hassas sonuçlar üretmemektedir.

Diğer bir yaklaşım ise Elliott-93 yaklaşımının geliştirilmesiyle ortaya çıkan ve Elliott-2 olarak adlandırılan yaklaşımdır. Elliott-2 yaklaşımına ait ifade Eşitlik (1)'de verilmiştir [11]. Burada $sgn(u)$, signum fonksiyonunu ifade etmektedir. Elliott-2 yaklaşımında TSTF'nun hesaplanması Elliott-93 yaklaşımına göre daha fazla işlem içermekte ancak gerçek TSTF değerine daha fazla yakınsamaktadır. Bu nedenle Elliott-2 yaklaşımı, daha hassas sonuçlar ürettiğinden uygulamalarda Elliott-93 yaklaşımına göre daha fazla tercih edilmektedir.

$$\sigma_{e_2}(u) = \text{sgn}(u) \cdot u^2 / (1 + u^2) \quad (1)$$

III. FPGA-TABANLI ELLIOTT-2 TANSİG TRANSFER FONKSİYONU TASARIMI

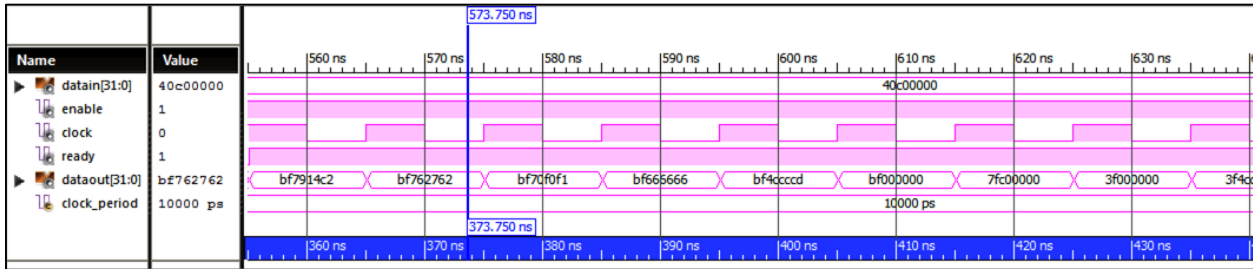
Sunulan çalışmada FPGA üzerinde Elliott-2 yaklaşımı TSTF ünitesi tasarımı yapılmıştır. Tasarım 32-bit IEEE 754-1985 kayan noktalı sayı standardına uygun olarak VHDL dilinde kodlanmıştır. FPGA üzerinde TanSig TF'nun Elliott-2 yaklaşımı kullanılarak tasarımı yapılan ünitenin blok diyagramı Şekil 1'de verilmiştir. Ünite ilk sonucu 74 saat darbesi (clock cycle) sonra üretmektedir. Ünite pipeline olarak çalışmakta ve bu süreden sonra ünite her saat darbesi boyunca yeni sonuçlar üretebilmektedir.



Şekil 1. FPGA üzerinde Elliott-2 tabanlı TSTF yaklaşımı blok diyagramı

Tasarımı yapılan TSTF Xilinx ISE 14.1 tasarım araçları kullanılarak Virtex-6 (XC6VLX240T-3FF784) FPGA çipi için sentezlenerek test edilmiştir. Test işlemleri için Xilinx ISE tasarım aracı ile testbench yapısı oluşturulmuş ve test aşamasında örnek bir veri seti (-6, -5, -4, -3, -2, -1, 0, 1, 2, 3, 4, 5, 6) kullanılarak FPGA tabanlı TSTF ünitesi test

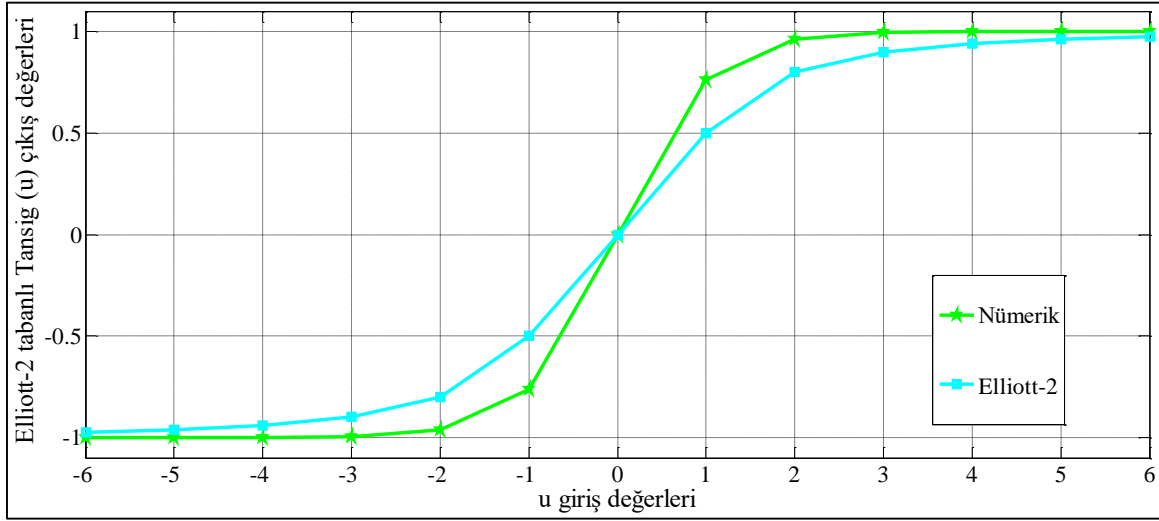
edilmiştir. Şekil 2’de FPGA üzerinde gerçekleştirilen Elliott-2 tabanlı TSTF ünitesi Xilinx ISE simütöründen elde edilen test sonuçları verilmiştir. FPGA-tabanlı tasarımın çıkışları 32-bit ikilik sayı sisteminde olmasına rağmen kolay okunabilmesini sağlamak amacıyla simütörde onaltılık formatta gösterilmiştir.



Şekil 2. FPGA üzerinde gerçekleştirilen Elliott-2 tabanlı TSTF ünitesi Xilinx ISE simütörü test sonuçları

Şekil 3’te FPGA üzerinde gerçekleştirilen Elliott-2 tabanlı TSTF ünitesi Xilinx ISE simütöründen elde edilen sonuçlar verilmiştir. Tasarımdan elde edilen 32-bit ikilik

kayan noktalı sayı formatındaki değerler onluk (decimal) sayı formatına dönüştürülerek tasarlanan ünite ve gerçek değerler Matlab programı üzerinde çizdirilmiştir.



Şekil 3. FPGA üzerinde gerçekleştirilen Elliott-2-tabanlı TSTF ünitesi test sonuçları

Yapılan FPGA tabanlı Elliott-2 TSTF tasarımı Xilinx Virtex-6 çipi için Xilinx ISE 14.1 aracı kullanılarak sentezlenmiştir. Tablo 1’de Place ve Route işleminin ardından elde edilen FPGA çip istatistikleri ve maksimum çalışma frekansları verilmiştir. Tasarımı pipeline olarak

yapılan FPGA tabanlı Elliott-2 yaklaşımı ilk sonucunu 35 saat darbesi sonucunda üretmektedir. Bu saat darbesinden sonra her 35 saat darbesinde sonuç üretmeye devam etmektedir.

FPGA Kaynak Kullanımı	Slice Register Sayısı	Slice LUT Sayısı	Occupied Slice Sayısı	IOB Sayısı	Maksimum Frekans (MHz)
Kullanılan	3,056	3,225	1,067	67	362.344
Kullanım Oranı (%)	1	2	2	16	

Tablo 1. FPGA tabanlı Elliott-2 TSTF tasarımı Xilinx Virtex-6 çipi kaynak kullanımı

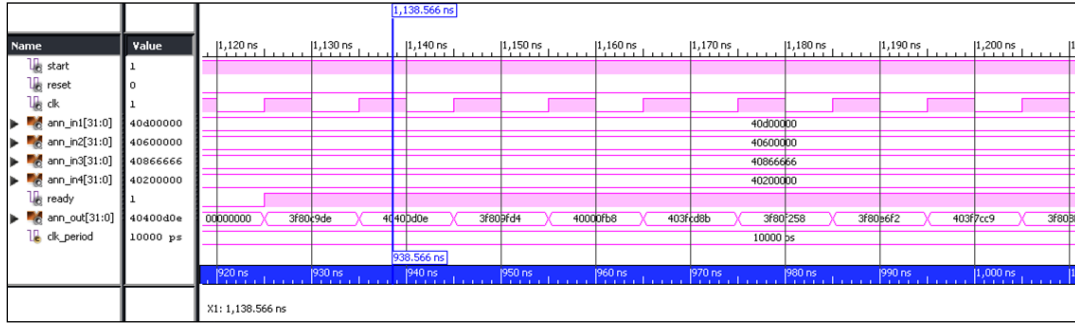
IV. FPGA ÜZERİNDE ELLIOTT-2 TABANLI ÖRNEK BİR İLERİ BESLEMELİ YSA UYGULAMASI

Sunulan çalışmada, FPGA üzerinde tasarımı yapılan Elliott-2 tabanlı TSTF’nun örnek bir uygulamada test edilebilmesi amacıyla literatürde Fisher tarafından sunulan İris çiçeğine ait veriler seçilmiştir [12]. Veri kümesinde İris çiçeğine ait taç yaprağı genişliği, çanak yaprağı genişliği, çanak yaprağı uzunluğu ve taç yaprağı uzunluğu olmak üzere dört giriş bulunmaktadır. Bu özellikler kullanılarak İris çiçeği türünün Setosa, Versicolor veya Virginica türlerinden hangisine ait olduğu belirlenecektir. Örnek uygulama için öncelikle İleri Beslemeli YSA yapısı Matlab programında modellenmiştir. Modelleme aşamasında gerçek çalışma sonuçlarından alınan toplamda 65 adet verinin 50 tanesi eğitim verisi ve 15 tanesi test verisi olarak

iki kısma ayrılmıştır. İleri Beslemeli YSA, giriş katmanında dört, gizli katmanda üç ve çıkış katmanında bir adet nöron içermektedir. Tasarımı yapılan FPGA-tabanlı İleri Beslemeli YSA’nın gizli katmanında üç adet TanSig TF içeren nöronlar ve çıkış katmanında ise Pureline TF içeren bir adet nöron kullanılmıştır. Eğitim aşamasında Levenberg-Marquardt algoritması kullanılmış ve 32 epoch sonunda YSA eğitim performansı 5.52×10^{-15} değerine (Mean Squared Error (MSE)) ulaşmıştır. Bu işlemin ardından 15 test verisi kullanılarak YSA test edilmiş ve YSA’nın test performansı 1.86×10^{-14} olarak bulunmuştur. Test aşaması geçildikten sonra Matlab-tabanlı YSA’nda kullanılan bias ve ağırlık değerleri referans alınmış ve bu değerler kayan noktalı sayıya dönüştürülerek FPGA-tabanlı ileri beslemeli YSA yapısında kullanılmıştır.

Bu çalışmada sunulan YSA kullanılarak iris çiçeğinin türünün belirlenmesi uygulaması, 32-bit IEEE 754-1985 kayan noktalı sayı standardı ile FPGA üzerinde çalışmak üzere modellenmiş ve VHDL'de kodlanmıştır. Yapılan tasarımlarda kullanılan kayan noktalı sayı standardına uygun bölücü, çarpıcı ve toplayıcı gibi birimler, Xilinx ISE Design Tools System ile geliştirilen IP Core Generator

kullanılarak oluşturulmuştur. FPGA üzerinde Xilinx ISE kullanılarak yapılan Elliott2 tabanlı YSA uygulaması tasarımından elde edilen benzetim sonuçları Şekil 4'te verilmiştir. FPGA üzerindeki Elliott-2 tabanlı YSA uygulaması ilk sonuçlarını 92 saat darbesi sonra üretmektedir. Bu saat darbesinden sonra her saat darbesinde bir sonuç üretilmektedir.



Şekil 4. FPGA üzerinde Elliott-2 tabanlı YSA uygulaması ISE Simülâtörü sonuçları

Yapılan FPGA tabanlı örnek YSA tasarımı Xilinx Virtex-6 (XC6VLX240T-3FF784) çipi için Xilinx ISE 14.1 Design Tools kullanılarak sentezlenmiştir. Tablo 2'de Place ve Route işleminin ardından elde edilen FPGA çip istatistikleri ve tasarımların maksimum çalışma frekansları verilmiştir. FPGA-tabanlı YSA tasarımı pipeline olarak

çalışmakta ve ilk sonucunu 92 saat darbesi sonucunda üretmektedir. Bundan sonra ünite her 92 saat darbesi sonunda sonucunu üretmeye devam etmektedir.

FPGA Tabanlı YSA Kaynak Kullanımı	Slice Register Sayısı	Slice LUT Sayısı	Occupied Slices Sayısı	IOB Sayısı	Maksimum Çalışma Frekansı (MHz)
Kullanılan	24,886	24,663	7,831	163	362.344
Kullanım Oranı (%)	26	52	67	45	

Tablo 2. Elliott-2 TSTF yaklaşımı ile FPGA tabanlı YSA için Xilinx Virtex-6 çipi kaynak kullanımı

V. SONUÇ

Sunulan bu çalışma da, gerçek zamanlı YSA uygulamalarında kullanılan doğrusal olmayan transfer fonksiyonlarından birisi olan TanSig transfer fonksiyonu, Elliott-2 yaklaşımı kullanılarak FPGA üzerinde çalışmak üzere VHDL dilinde kodlanmıştır. Tasarımda 32-bit IEEE 754-1985 tek hassasiyetli kayan noktalı sayı standardı kullanılmıştır. FPGA üzerinde tasarımı yapılan Elliott-2 yaklaşımı TanSig transfer fonksiyonunun hassasiyet ve çip kaynak kullanım analizleri yapılmıştır. Pipeline olarak çalışan tasarımın Xilinx Virtex-6 FPGA çipi üzerinde maksimum çalışma frekansı 362 MHz olarak

belirlenmiştir. Ayrıca tasarım yaklaşık olarak 1 s'de 3.94 milyon sonuç üretebilmektedir. Yapılan Elliott-2-tabanlı TanSig transfer fonksiyonu yaklaşımının test edilebilmesi amacıyla FPGA üzerinde ileri beslemeli çok katmanlı yapıda örnek bir YSA uygulaması gerçekleştirilmiştir. Tasarımda kullanılan FPGA kaynak kullanım oranları sunulmuştur. İleride yapılacak çalışmalarla, sunulan FPGA-tabanlı Elliott-2 TSTF yaklaşımı ünitesi kullanılarak farklı alanlarda gerçek zamanlı yüksek hızlı YSA uygulamaları gerçekleştirilebilir. Ayrıca çalışmada kullanılan 32-bit tek hassasiyetli kayan noktalı standardı yerine 64-bit çift hassasiyetli kayan noktalı sayı standardı

kullanılarak ünitenin daha yüksek hassasiyette sonuç üretmesi sağlanabilir.

KAYNAKÇA

- [1] Mohamad, E. T., Armaghani, D. J., Momeni, E., and Abad, S., "Prediction of the unconfined compressive strength of soft rocks: a PSO-based ANN approach", *Bulletin of Engineering Geology and the Environment*, 74(3):745-757, 2015.
- [2] Jahani, F. H., Ahmad, S. A., Hamiruce, M. M., Ghasab, A. J., and Chappell, P. H., (2015) "Simple and Computationally Efficient Movement Classification Approach for EMG-controlled Prosthetic Hand: ANFIS vs. Artificial Neural Network", *Intelligent Automation & Soft Computing*, 21(4):559-573, 2015.
- [3] Wang, T., Gao, H., and Qiu, J., "A combined adaptive neural network and nonlinear model predictive control for multirate networked industrial process control", *IEEE Transactions on Neural Networks and Learning Systems*, 27(2):416-425, 2016.
- [4] Ebrahimi, E., Monjezi, M., Khalesi, M. R., and Armaghani D. J., "Prediction and optimization of back-break and rock fragmentation using an artificial neural network and a bee colony algorithm", *Bulletin of Engineering Geology and the Environment*, 75(1):27-36, 2016.
- [5] Paukštaitis, V., and Dosinas, A., "Pulsed Neural Networks for Image Processing", *Elektronika ir Elektrotechnika*, 95(7):15-20, 2015.
- [6] Jiang, G. J., Fan, S. Z., Abbod, M. F., Huang, H. H., Lan, J. Y., Tsai, F. F., and Jen, K. K., "Sample entropy analysis of EEG signals via artificial neural networks to model patients' consciousness level based on anesthesiologists' experience", *BioMed research international*, 1-8, 2015.
- [7] Koyuncu, İ., "Design and Implementation of High Speed Artificial Neural Network Based Sprott 94 S System on FPGA", *International Journal of Intelligent Systems and Applications in Engineering*, 4(2):3-39, 2016.
- [8] Tang, P. T. P., "Table-lookup algorithms for elementary functions and their error analysis", *Proceeding of the 10th IEEE Symposium on Computer Arithmetic*, 232-236, 1991.
- [9] Nilsson, P., Shaik, A. U. R., Gangarajaiah R. and Hertz E., "Hardware implementation of the exponential function using Taylor series", In: 32nd NORCHIP Conference, 27-28, 2014.
- [10] Elliott, D. L., "A better activation function for artificial neural networks", *Institute for Systems Research*, 1-3, 1993.
- [11] Pejla, B. J., "Využití metod strojového učení v prototypové implementaci reputačního systému", *České vysoké učení technické v Praze Fakulta informačních technologií Katedra softwarového inženýrství*, 2013.
- [12] Fisher, R. A., "The use of multiple measurements on taxonomic problems", *Annals of Eugenics*, 7:179-188, 1936.